

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-268237

(43)Date of publication of application : 22. 09. 1994

(51)Int. Cl.

H01L 29/84
G01P 15/125

(21)Application number : 05-048966 (71)Applicant : NISSAN MOTOR CO LTD

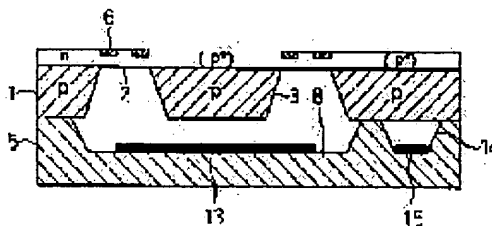
(22)Date of filing : 10. 03. 1993 (72)Inventor : HANAMURA AKIHIRO
MURO HIDEO

(54) SEMICONDUCTOR ACCELERATION SENSOR

(57)Abstract:

PURPOSE: To enable the self-excitation power of a semiconductor acceleration sensor to be accurately applied even if sensors vary in gap length by a method wherein the sensor is made to make a self-diagnosis by applying a voltage between an overlap and an electrode.

CONSTITUTION: A <100> plane of Si is formed into an overlap 3 and a beam 2 which supports the overlap 3 through ECE, and a semiconductor acceleration sensor board is equipped with a support 1 which is so formed as to surround the overlap 3 and the beam 2, wherein piezoelectric resistors 6 are provided to the upside of the beam 2. An Si base 5 is bonded to the undersides of the support 1 and the overlap 3. Recesses 8 and 14 equal to each other in depth are provided to the Si base



5. A capacitor is composed of the underside of a sensor P-type substrate and an electrode 15 in the recess 14 to serve as an electrostatic capacity monitor. A driver is driven by an electrostatic drive voltage value obtained basing on the capacity of the capacity monitor, and the drive voltage is applied to an electrode 13 and the P-type substrate of the overlap 3. By this setup, a self-excitation takes place precisely. A sensor out of sensitivity alignment can be calibrated basing on a sensitivity output at self-diagnosis.

特開平6-268237

(43)公開日 平成6年(1994)9月22日

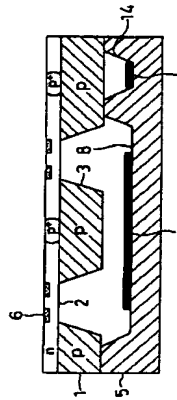
(51)Int.Cl. ⁴	横別記号	行内整理番号	F I	技術表示箇所
H 01 L 29/04	A	9278-4M		
G 01 P 15/125				
(21)出願番号	特願平5-48968	(71)出願人	000003897	審査請求 未請求 請求項の数 1 O L (全 8 頁)
(22)出願日	平成5年(1993)3月10日	(71)出願人	日産自動車株式会社 神奈川県横浜市神奈川区宝町2番地	
		(72)発明者	花村 昭宏 神奈川県横浜市神奈川区宝町2番地 日産自動車株式会社	
		(72)発明者	望 英夫 神奈川県横浜市神奈川区宝町2番地 日産自動車株式会社	
		(74)代理人	弁理士 三好 保男 (外1名)	

(54)【発明の名称】 半導体加速度センサ

(57)【要約】

【構成】 Si<100>面をF.C.E.によって重り部3とそれを支持する梁部2を形成し、それらを含む支持部1を持つ半導体加速度センサ基板であり、梁2の上端にはビエノ抵抗6が形成されている。支持部1と重り部3の下部にはSi台座5が接着されており、Si台座5にはエッチングによって同じ深さの凹部8、14が形成されている。凹部8、14の内には蒸着・パターニングによって金属電極13、15が形成されている。

【効果】 半導体加速度センサ個々のギャップ長のばらつきに影響せず、自己励振力を正確に印加でき、かつ自動的に励振力を決定できる。



(2)

特開平06-268237

【特許請求の範囲】

【請求項1】 半導体基板から形成された重り部と、該重り部を取り囲む支持部と、前記重り部を前記支持部に接続する単数もしくは複数の肉漕な梁部と、

前記支持部下面に接着され、前記重り部下方及び前記支持部下方に等梁の溝を有する台座と、前記支持部下方の溝は静電容量モニタ用の溝であり、該静電容量モニタ用の溝の静電容量を測定する検出手段と、

該検出手段の出力から静電駆動電圧を求める演算手段と、該演算手段で求められた電圧値を発生して静電駆動を行う駆動手段とからなり、

前記重り部の表面に対して垂直方向の加速度に対して前記梁部がたわみ、該梁部上に形成されたビエノ抵抗の抵抗値変化によって加速度を検出可能であり、前記重り部と重り部下方の溝上に形成された電極間に電圧を印加することによって自己診断を行うことを特徴とする半導体加速度センサ。

【発明の詳細な説明】

【0001】 産業上の利用分野】 この発明は、静電駆動形の自己診断機能を有する半導体加速度センサに関する。

【0002】

【従来の技術】 従来の半導体加速度センサを、図4を用いて説明する。図4に示す半導体加速度センサは、静電駆動形の自己診断機能を有する両持ち梁式半導体加速度センサの断面図であり、Stephen C.Terry, Diederik W.d.e Bruin, Henry V.Allen, "Self-testable Accelerometer Microsystem", Micro System Technologies '90, Berlin, Germany, pp.611-616(1990)に詳細に述べられている。

【0003】 図4において、1はセンサチップのシリコン基板であり、表面からの異方性エッチングにより肉漕の梁2が形成されており、これが中央の重り部3を両側から指示するいわゆる両持ち梁構造となっている。このシリコン基板1の上端には、凹部7を有するシリコンのギャップ4が、下面には凹部8を有するシリコンの台座5が合金接合などで接着されており、加速度に応じて重り部3が上下に変位でき、かつその変位が凹部7、8中の突起部9、10によって制限され、過大加速度印加時の梁の破損を防止する構造となっている。

【0004】 梁2の表面にはビエノ抵抗6が形成されており、加速度印加によって重り部3が変位し、梁の表面に応力が生じるとその抵抗値が変化して加速度を検出できるようになっている。ここでは、ビエノ抵抗6が梁の指示部側と重り部側に形成されており、応力が逆極性と異なることを利用してフルブリッジ（図示せず）を構成している。

【0005】 ギャップ4および台座5によって形成された狭いギャップは、重り部3のストッパとして機能するばかりでなく、梁の共振を抑制するエアダンピングを可能としている。

【0006】 重り部3の上には自己診断用の金属電極11が形成されており、上側のギャップ4と狭いギャップを挟んで対向している。ギャップ4の凹部にも金属電極（図示せず）が形成されており、この電極は接着部において、シリコン基板1上の金属電極（図示せず）と電気接続されてボンディングパッド12に引き出されている。

【0007】 この上側ギャップ4の電極と重り部3上の電極11の間に電圧を印加すると静電力によって重り部3は上側に変位し、加速度を印加した時と同様な応力を梁に発生させることができる。この時の出力をチェックすることにより、センサの検出機能を確認する、いわゆる自己診断が可能となる。

【0008】 ここで、静電駆動による励振力Fは、次のようになる。

$$F = \epsilon S (V/d)^2 / 2$$

ε：誘電率、S：面積、d：ギャップ長

このため、励振力Fを得るために電極間に印加する電圧は、以下のようになる。

$$V = d (2F/\epsilon S)^{1/2} \quad \dots (1)$$

【0009】

【発明が解決しようとする課題】 しかしながら、このような従来の半導体加速度センサにおける静電駆動形の自己診断では、自己励振力Fを得るために面積S、ギャップ長dの空室に $V = d (2F/\epsilon S)^{1/2}$ なる電圧Vを印加する構成であったため、ギャップ長dの管理が難しく、センサ個々にdのばらつきが起ることにより、自己励振力Fを正確に印加することが困難であるという問題があった。

【0010】 そこでこの発明は、このような従来の事情に鑑みてなされたものであり、その目的とすると、自己励振力Fを正確に印加することができ半導体加速度センサを提供することにある。

【0011】

【課題を解決するための手段】 上記目的を達成させるため、この発明は、半導体基板から形成された重り部と、該重り部を取り囲む支持部と、前記重り部を前記支持部に接続する単数もしくは複数の肉漕な梁部と、前記支持部下面に接着され、前記重り部下方及び前記支持部下方に等梁の溝を有する台座と、前記支持部下方の溝は静電容量モニタ用の溝であり、該静電容量モニタ用の溝の静電容量を測定する検出手段と、該検出手段の出力から静電駆動電圧を求める演算手段と、該演算手段で求められた電圧値を発生して静電駆動を行う駆動手段とからなり、前記重り部の表面に対して垂直方向の加速度に対し

て前記梁部がたわみ、該梁部上に形成されたピエゾ抵抗の抵抗値変化によって加速度を検出可能であり、前記重り部と重り部下方の庫上に形成された電極間に電圧を印加することによって自己診断を行うことを特徴としている。

【0012】

【作用】上記構成において、この発明は、静電容量モニタをセンサに設けて静電容量を検出し、演算処理によってドライバを駆動するようにしたので、センサ個々のギャップ長のばらつきに影響されず、自己駆動力を正確に印加することができる。

【0013】

【実施例】以下、図面を参照しながらこの発明の実施例を説明する。図1は、この発明に係る一実施例の構成を示す断面図である。

【0014】図1において、この半導体加速度センサは、 $S_i < 100^\circ$ 面をECE（エレクトロ ケミカル エッチング）によって重り部3とそれを支持する梁部2を形成し、それらを図1のような形状の支持部1を持つ半導体加速度センサ基板であり、梁2の上にはピエゾ抵抗6が形成されている。

【0015】この支持部1及び重り部3の下部にはシリコン台座5が接着されており、このシリコン台座5にはエッチングによって同じ深さの凹部8、14が形成されている。この凹部8、14の内には蒸着・パターニングによって金属電極13、15が形成されている。

【0016】図2は、静電容量モニタの構成図である。凹部14はセンサP形基板の下面と電極15によってコンデンサを形成しており、これが静電容量モニタ16である。この容量モニタ16には、容量検出回路17が接続され、その出力は演算回路18に接続されている。演算回路18の出力はドライバ19に接続され、そのドライバ19の出力は電極13と重り部3に接続されている。

として、 k を定数とみなすことができるため、 C を検出することによって静電容量を自動的に求めることが可能である。

【0023】図2の構成において、容量検出回路17によって容量モニタ16の容量を検出し、演算回路18によって静電容量モニタ16の値を求める。この値により、ドライバ19に静電容量モニタ16の値を出力し、電極13と重り部3のP形基板にこの電圧を供給する。

【0024】この電圧が電極13と重り部3の下面間に印加され、自己駆動力が精度良く行える。また、自己診断時の感度出力を元に、経時変化などの感度ずれを校正することが可能である。

【0025】図3に、静電容量モニタの構成図を示す。この図のように、静電容量モニタは、まず容量モニタ16、抵抗20、及びシュミットトリガ21からなる発振回路を構成し、この先にワンショット回路22、積分回路2

【0017】次に、このように構成された半導体加速度センサの作用を説明する。加速度センサ基板は基板面に垂直方向の加速度が加わると、これに応じて重り部3が変位し、梁部2がたわむ。この時、梁部2の表面にはピエゾ抵抗6が生じ、梁部2上に形成されたピエゾ抵抗6は、この応力に応じてその抵抗値が変化する。

【0018】梁部2上のピエゾ抵抗6によってフルブリッジを構成し、このブリッジの抵抗値変化を測定することにより、加速度を検出することができる。センサ基板はP形基板の表面にnエピ層があり、nエピ層のp+を介してP形基板と電極13の間に電圧を印加すると、重り部3の下部と電極13の間に静電容量が形成し、重り部3は下側に変位し、加速度を印加した時と同様の応力を梁に発生させることができる。この時の出力をチェックすることにより、センサの検出機能の自己診断が可能である。

【0019】台座には静電容量モニタ用の凹部14が形成されており、電極15と支持部1の下面とのギャップ長は電極13と重り部3の下面とのギャップ長に等しく形成されている。また、重り部3の下部面積を S 、電極15の面積を S' とし、 $S = nS'$ の関係が成り立つとすると、静電容量モニタの静電容量 C は次式となる。

$$C = \epsilon S' / d = \epsilon S / n d \quad \dots (2)$$

この式(2)を前述した式(1)に代入すると次式が求まる。

$$V = (2 \epsilon S F) / 2 / n C \quad \dots (3)$$

従って、センサ基板のP形基板と電極15間の静電容量 C を測ることにより、式(3)から静電容量モニタ V が決定でき、ギャップ長のばらつきに影響されない。

【0022】また、式(3)は、

$$V = k / C \quad (k = (2 \epsilon S F) / 2 / n \dots (4))$$

3、増幅回路24を接続し、静電容量モニタ V_{in} を出力する。

【0026】容量モニタ16、抵抗20、及びシュミットトリガ21からなる発振回路は、CR結合によって $f = a / (2\pi CR)$ 、(但し、 a は定数)なる発振をなし、シュミットトリガ21によってステプパルス状のクロック電圧を出力する。この出力をワンショット回路22に通じた後、積分回路23で積分することにより、周波数 f に比例する電圧 V_d を得る。この電圧 V_d は C に逆比例するため、 V_d を増幅することにより、静電容量モニタ $V_{in} = k / C$ を得ることができる。

【0027】

【発明の効果】このように、この発明によれば、静電容量モニタをセンサに設けて、センサに静電容量モニタを設けて静電容量を検出し、その静電容量から演算処理によってドライバの駆動電圧を決定するようにしたので、セン

サ個々のギャップ長のばらつきに影響されず、自己駆動力を正確に印加することができる、かつ自動的に駆動力を決定することができる。

【図面の簡単な説明】

【図1】この発明の半導体加速度センサに係る一実施例の構成を示す断面図である。

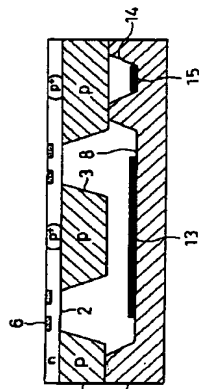
【図2】この発明の半導体加速度センサに係る一実施例の静電容量モニタの構成図である。

【図3】図2で示した静電容量モニタの構成を示す断面図である。

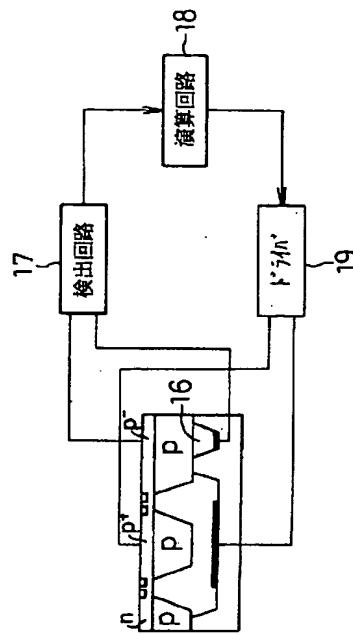
【符号の説明】

- 1 支持部
- 2 梁部
- 3 重り部
- 4 シリコンキャップ
- 5 シリコン台座
- 6 ピエゾ抵抗
- 7, 8 凹部
- 9, 10 突起部
- 11, 13 金属電極
- 12 ボンディングパッド
- 14 静電容量モニタ (凹部)
- 15 静電容量モニタ (金属電極)
- 16 容量検出回路
- 17 演算回路
- 18 増幅回路
- 19 ドライバ回路
- 20 抵抗
- 21 シュミットトリガ
- 22 ワンショット回路
- 23 積分回路
- 24 増幅回路

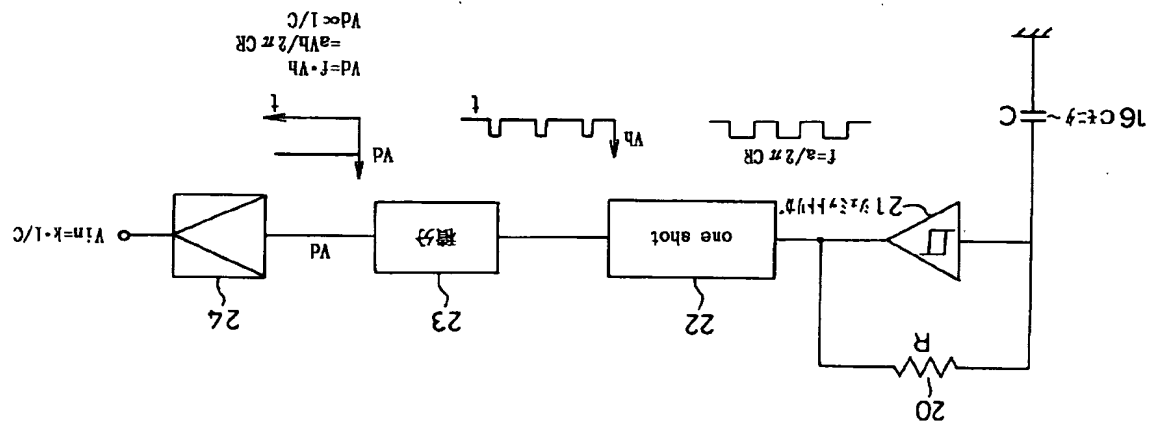
【図1】



【図2】



【図3】



【図4】

